



学科、专业： 物理电子学、微电子学与固体电子学、通信与信息系统、电路与系统、

信号与信息处理

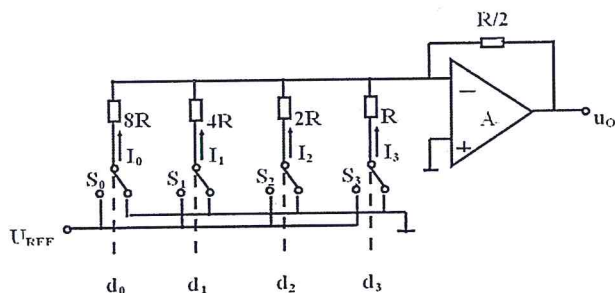
考试科目：数字电子技术

共 5 页

注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效

一、填空题（每空 2 分，共 20 分）。

1. $(23)_{10} = (\quad)$ 8421BCD 码。
2. $Y = A + B + C + \overline{DE}$ 的反函数最简与或式是 (\quad) 。
3. 若用 1 表示高电平，0 表示低电平，则是 (\quad) 逻辑。
4. 数字电路中除具有高电平、低电平两种状态外，还具有第三态即 (\quad) 。
5. 如果要把一宽脉冲变换为窄脉冲应采用 (\quad) 触发器。
6. 四位环型计数器初始状态是 1000，经过 5 个时钟后状态为 (\quad) 。
7. 由 n 位寄存器组成的环型移位寄存器可以构成 (\quad) 进制计数器。
8. 若一个存储器的存储单元的地址线线数为 10，位线数为 64，则此存储器的存储容量为 (\quad) 位。
9. 下图为权电阻 D/A 转换电路，其中 $U_{REF} = -10V$ ，当输入端 $d_3d_2d_1d_0 = 0111$ 时，对应的模拟电压输出为： $u_0 = (\quad)$ 。



10. 已知被转换的信号频率上限为 5kHz，则 A/D 转换器的采样频率至少应为 (\quad) Hz

二、简答题（每题 5 分，共 10 分）

1. 逻辑函数的逻辑功能的描述方法主要有几种？分别是什么？
2. 简述 CMOS 集成电路与 TTL 集成电路相比，其优点是什么？

三、化简题（第 1 题 7 分，第 2 题 8 分，共 15 分）

1. $F(A, B, C, D) = \sum(m_0, m_2, m_3, m_7, m_8, m_{10}, m_{11}, m_{13}, m_{15})$
2. $F(A, B, C, D) = \sum(m_3, m_5, m_6, m_7, m_{10})$ ，给定约束条件为 $m_0 + m_1 + m_2 + m_4 + m_8 = 0$

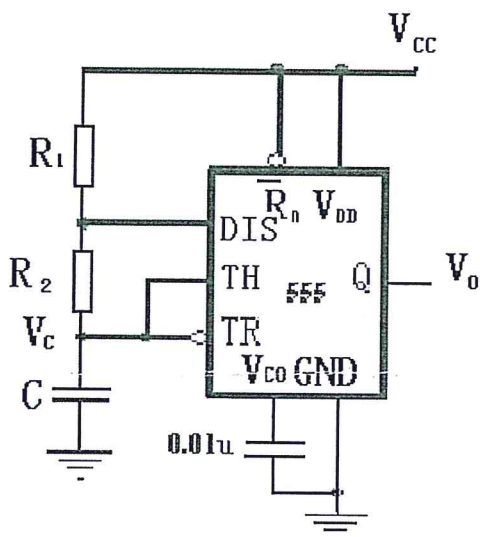
注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效

四、计算题（第 1 题 15 分，第 2 题 10 分，共 25 分）

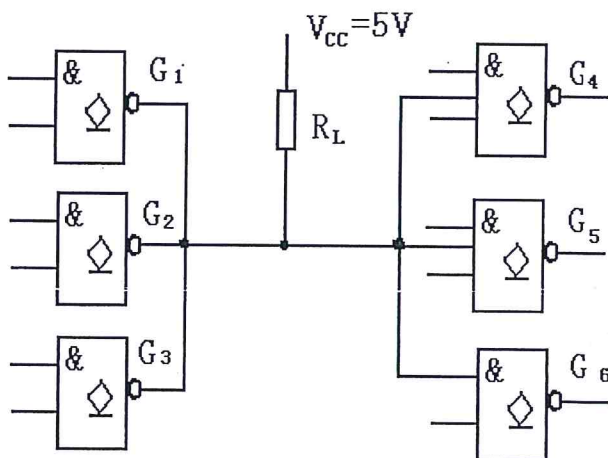
1. 在下图用 555 定时器组成的多谐振荡器中，若 $R_1=R_2=5.1k\Omega$, $C=0.01\mu F$, $V_{CC}=12V$, 试：

(1) 计算电路的振荡周期。

(2) 计算电路及频率。



2. 计算下图电路中上拉电阻 R_L 阻值范围。其中 G_1 、 G_2 、 G_3 是 74LS 系列 OC 门，输出管截止时的漏电流 $I_{OH} \leq 100\mu A$ ，输出低电平 $V_{OL} \leq 0.4V$ 时允许的最大负载电流 $I_{LM} = 8mA$ 。 G_4 、 G_5 、 G_6 为 74LS 系列与非门，它们的输入电路为 $I_{IL} \leq -0.4mA$ 、 $I_{IH} \leq 20\mu A$ 。OC 门的输出高低电平应满足 $V_{OH} \geq 3.2V$ ， $V_{OL} \leq 0.4V$ 。



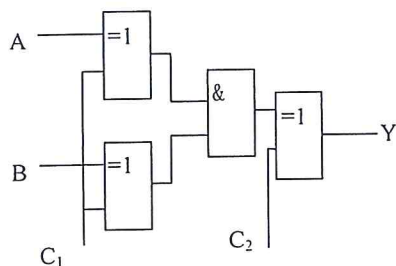
注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效

五、分析题（第1题10分，第2题10分，第3题20分，共40分）

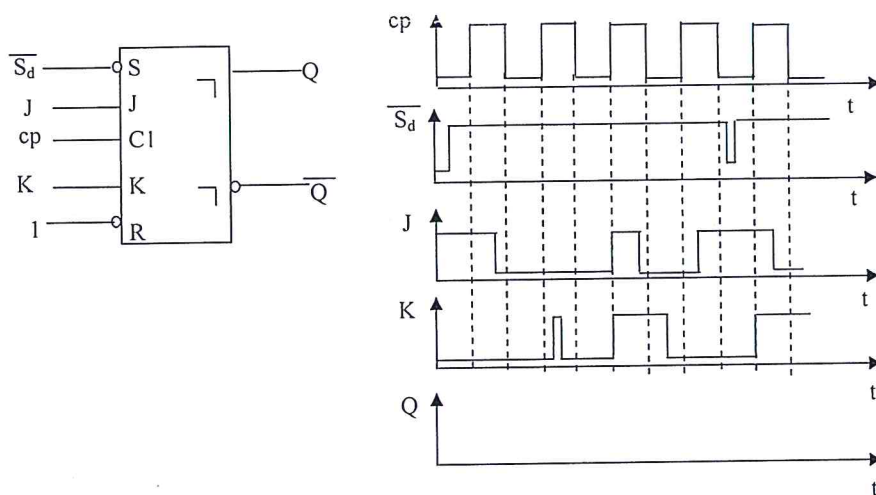
1. 已知下图所示的电路， C_1 、 C_2 为使能端，试：

(1) 写出Y的函数表达式。

(2) 分析在 C_1 、 C_2 的不同组合下都具备何种逻辑功能？



2. 主从型 JK 触发器各输入端的波形如下图所示，试画出 Q 端对应的电压波形。



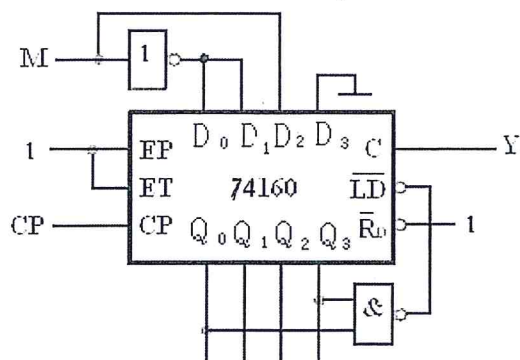
3. 试分析下图中的计数器电路：

(1) 指出当控制变量 $M=0$ 时，该电路是多少进制的计数器，画出完整的状态转换图。

(2) 指出当控制变量 $M=1$ 时，该电路是多少进制的计数器，画出完整的状态转换图。

(3) 画出当控制变量 $M=1$ 时， Q_3 相对于 CP 的波形，说明是几分频， Q_3 的占空比是多少？

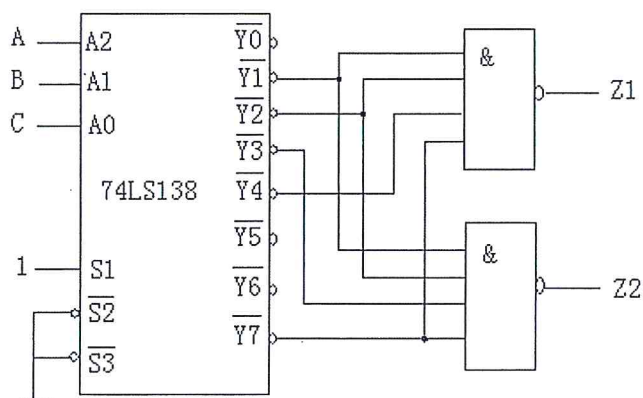
注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效



六、综合题（第1题10分，第2题10分，第3题20分，共40分）

1. 分析下图所示电路，

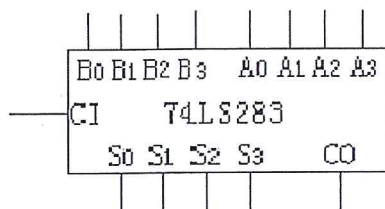
- (1) 写出 Z1、Z2 的逻辑表达式。
- (2) 列出真值表。
- (3) 说明电路的逻辑功能。



2. 试用双4位超前进位加法器 74LS283 设计一个代码转换电路，要求将余三码转换成 8421BCD 码。

- (1) 列出真值表。
- (2) 写出逻辑表达式。
- (3) 画出接线图。

注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效



3. 采用 J-K 触发器组成电路，得到如下图所示的输出波形：

- (1) 试问需要几个触发器。
- (2) 设计该电路（要求步骤完整）。
- (3) 检验该电路能否自启动。

