

902



黑龙江大学 2014 年硕士研究生入学考试试题签

学科、专业： 电子与通信工程、集成电路工程、控制工程

考试科目： 数字电子技术

共 4 页

注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效

一、选择题（每题 4 分，共 20 分）。

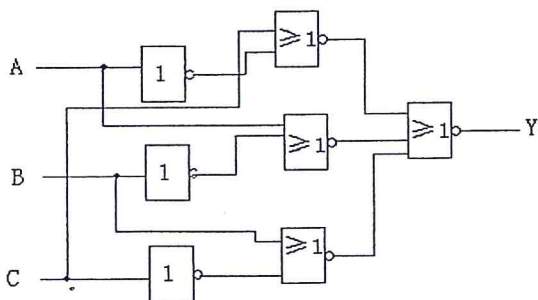
1. 数字电路中除具有高电平、低电平两种状态外，还具有第三态即_____。
A. 高阻态 B. 低阻态 C. 1 态 D. 混合态
2. 4 变量的卡诺图中，一个 2 变量乘积项是由_____产生的？
A. 1 的 2 个小方格 B. 1 的 8 个小方格 C. 1 的 4 个小方格 D. 0 的 4 个小方格
3. 对于 JK 触发器，若 $J=K$ ，则可完成_____触发器的逻辑功能。
A. RS B. D C. T D. T'
4. 以下四种 A/D 转换器中，_____转换速度最高。
A. 并联比较型 B. 逐次逼近型 C. 双积分型 D. 计数型
5. 4 位 D/A 转换器当输入数字量只有最高位为高电平时输出电压为 5V，若输入为 1100，则输出电压为_____。
A. 5V B. 6.25V C. 7.5V D. 8.75 V

二、简答题（每题 5 分，共 10 分）

1. 什么叫线与？举例说明线与功能。
2. 简述组合逻辑电路和时序逻辑电路的区别。

三、化简题（第 1 题 10 分，第 2 题 10 分，共 20 分）

1. 写出下图逻辑函数式并化简为最简与或式。



2. 用卡诺图化简下函数式为最简与或式。

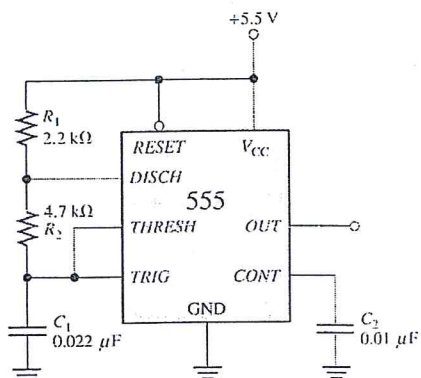
$$Y = \overline{A}\overline{C}\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}\overline{C}D, \text{ 给定约束条件.}$$

$$\overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}CD + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D = 0$$

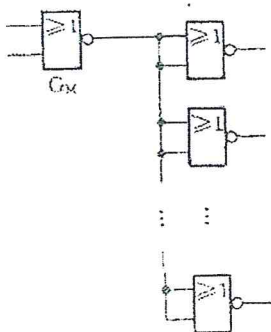
注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效

四、计算题（第 1 题 10 分，第 2 题 10 分，共 20 分）

1. 在下图用 555 定时器组成的多谐振荡器电路，电路中各参数如下图所示，求输出电压的振荡频率。



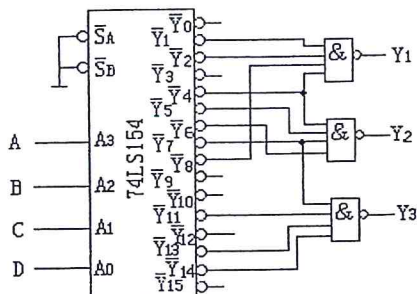
2. 在 P2.6 由 74 系列或非门组成的电路中，试求门 G_M 能驱动多少同样的或非门。要求 G_M 输出的高低电平满足 $V_{OH} \geq 3.2V$ ， $V_{OL} \leq 0.4V$ 。或非门的每个输入端的输入电流为 $I_{IL} \leq -1.6mA$ ， $I_{IH} \leq 40 \mu A$ 。 $V_{OL} \leq 0.4V$ 时输出电流的最大值为 $I_{OL(max)} = 16mA$ ， $V_{OH} \geq 3.2V$ 时输出电流的最大值为 $I_{OH(max)} = -0.4mA$ 。 G_M 的输出电阻可忽略不计。



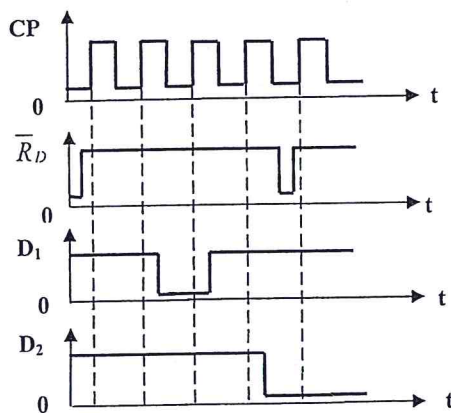
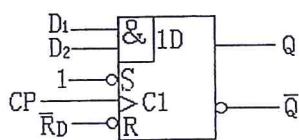
注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效

五、分析题（第1题15分，第2题10分，第3题15分，共40分）

1. 已知4-16译码器74LS154构成的逻辑电路如下图所示，写出输出Y1、Y2、Y3的逻辑函数式。



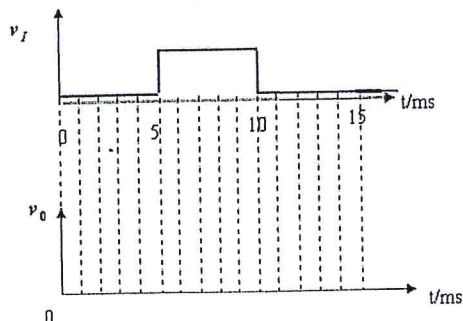
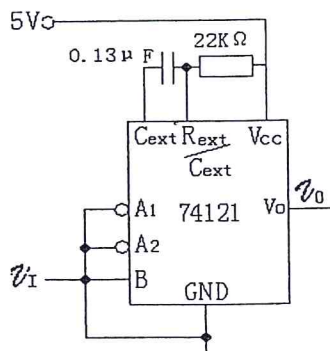
2. 已知维持阻塞结构D触发器各输入端的电压波形如下图所示，试画出Q、 \bar{Q} 端对应的电压波形。



3. 集成单稳态触发器74121所组成的脉冲变换电路，外接电阻和外接电容的参数如下图所示所示。

(1) 试计算在输入触发信号 v_I 作用下 v_O 输出脉冲的宽度。

(2) 画出与 v_I 波形相对应的 v_O 电压波形。 v_I 的波形如图中所示。



注意：请在答卷纸上回答问题，并注明题号。在本题签上答题无效

六、综合题（第1题20分，第2题20分，共40分）

1. 如图所示电路是由十进制计数器 74LS160 组成的可变计数器。

- ① 试分析当控制变量 A 为 1 个 0 时电路各为几进制计数器？
- ② 画出状态转换图。

74LS160 的功能表

CP	$\overline{R_D}$	\overline{LD}	EP	ET	工作状态
×	0	×	×	×	异步置零
	1	0	×	×	置数
×	1	1	0	1	保持
×	1	1	×	0	保持(C=0)
	1	1	1	1	计数

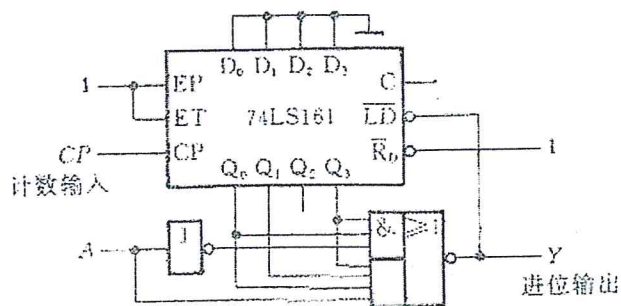


图 P5.12

2. 已知 74LS283 是 4 位超前进位加法计数器构成的电路如下图所示，M 为控制端，试分析下图电路的逻辑功能。

